

Strategie zur Void Reduktion von Bottom Termination Components (BTC) unter Verwendung von flussmittelbeschichteten Lotformteilen (Preforms)

Anna Lifton, Jerry Sidone, Paul Salerno, Oscar Khaselev und Mike Marczy
Alpha Assembly Solutions, South Plainfield, NJ USA

Klaus Weigl, Gerhard Martl
Rohde-und-Schwarz-Str. Memmingen Deutschland

Zusammenfassung

Da die Leistungsdichte von Halbleitern von Jahr zu Jahr stetig steigt, wird es immer schwieriger, mit herkömmlichen Löttechniken eine höhere Effizienz und Zuverlässigkeit von BTC-Packages (Bottom-Terminated-Components) wie QFN, LCS, QFP und DPAK zu erreichen. Die wichtigste Methode für das Thermomanagement von BTCs besteht darin, die Effizienz des thermischen Pfades durch Lot zu erhöhen, indem Voids (Poren) in der Lötverbindung verringert werden. Die jüngste Leistungssteigerung hat viele Hersteller veranlasst, ihre Void-Anforderungen unter BTCs von unter 25 % auf unter 15 % oder in vielen Fällen sogar auf unter 10 % anzupassen.

Sowohl die höheren Anforderungen an die Leistungsfähigkeit des Lötmaterials als auch die Unwirksamkeit herkömmlicher Methoden zur Beseitigung von Voids, veranlassen den Markt nach neuen Technologien zu suchen, die wirtschaftliche, zuverlässige und wiederholbare Ergebnisse liefern können. Es gibt verschiedene Ansätze Voids zu reduzieren: Änderung der chemischen Zusammensetzung der Lotpaste, Schablonendesign, Reflow-Profiloptimierung und Hinzufügen von Lot-Preforms zur Erhöhung des Lotvolumens. Es hat sich gezeigt, dass kein Ansatz allein eine allumfassende Lösung bietet.

Jüngste Arbeiten haben gezeigt, dass die Verwendung einer einzigartigen Technologie zur Reduktion von Poren (Void-Reduction-Technologie - VRT) die Void-Bildung signifikant und effektiv reduzieren kann. In einer Zusammenarbeit zwischen drei Firmen für Lötmaterialien, Alpha Assembly Solutions, einem Hersteller von Leistungshalbleiterkomponenten und einem OEM spezialisiert auf Prüf- und Messtechnik (Rohde & Schwarz) wurde gemeinsam die Effektivität von Lot-Preforms zur Reduzierung von Voids (Poren) unter BTCs untersucht. Die Auswirkungen von Faktoren wie Komponententyp und -größe, Oberflächenmetallisierung

der Leiterplatte, Preform-Typen, Schablonendesign, Reflow-Profil und Schutzgasatmosphäre wurden unter Verwendung einer bleifreien low-voiding SAC305-Lotpaste und Lot-Preforms untersucht.

Stichwort: BTCs; Preforms in Paste; Voiding; Tape & Reel-Preforms; flussmittelbeschichtete Lot-Preforms.

Einführung

Die Reduzierung von Voids sowohl bei verbleiten (QFP, DPAK) als auch bei nicht-bleihaltigen Leistungskomponenten (QFN, LCS) wird signifikant wichtiger, da die Leistungsdichte kontinuierlich zunimmt und Komponenten stetig kleiner werden.

Diese Leistungskomponenten enthalten typischerweise ein Wärmeleitpad, das an die gedruckte Leiterplatte (LP) gelötet ist, um die thermische und elektrische Leistung zu erhöhen. Thermische Durchkontaktierungen (Vias) sind üblicherweise in der LP angeordnet, um die Wärmeableitung zu unterstützen. Außerdem ist eine geringe Hohlraum-Bildung (Voiding) wichtig, um den Stromweg der Schaltung zu verringern und um die Hochgeschwindigkeits- und RF-Leistungen zu maximieren (1). Diese Studie wurde als Antwort auf die steigende Nachfrage der Märkte nach Bauteilen mit höherer Leistungsdichte, die Lötstellen mit geringer Porenbildung (Voiding) erfordern, eingeleitet, um die thermische und elektrische Leistung des Packages zu optimieren.

Die IPC 7093-Spezifikation bestätigt, dass bei Bottom Termination Components (BTC) wie QFN eine der Hauptanliegen darin besteht, das für eine Lötverbindung mit hoher Zuverlässigkeit (2) erforderliche Lotvolumen zu erzielen. Die Verwendung eines Lot-Preforms in Kombination mit Lotpaste, Schablonendesign und Anwendungs-Know-how sind entscheidende Faktoren bei der Bestimmung von Voiding bei diesen Komponentenarten. Die vorgestellte Studie versucht, die Faktoren zu verstehen, die zum Voiding führen können,

wie Leiterplattenmetallisierung, Reflow-Profil, Reflow-Atmosphäre, Konfiguration der Durchkontaktierung, Komponententyp und letztlich Lötdesign. Diese Bemühungen tragen dazu bei, eine Lösung zu entwickeln, die das Lotvolumen maximiert und gleichzeitig das Voiding (Porenbildung) minimiert, um eine Lötverbindung mit hoher Zuverlässigkeit unter Bottom Termination Components zu erzeugen.

Versuchsdurchführung

Es wurde ein vollständiges faktorielles DOE auf der Grundlage von Schlüsselfaktoren entworfen, die zu einem Voiding unter Bottom Termination Components beitragen. Dabei wurden Lot-Preforms im Vergleich zu einer reinen Lotpastenanwendung (SOLDER PASTE ONLY) untersucht. Die Schlüsselfaktoren in diesem DOE wurden von Fachexperten eines weltweit führenden Herstellers von Halbleitern, einem OEM, spezialisiert auf Test- und Messgeräte für Funkkommunikation und eines Lötmitteherstellers (Alpha Assembly Solutions), ermittelt und ausgewählt.

Für die Untersuchungen wurde eine 1,6 mm dicke Testleiterplatte (single-layer) entwickelt, die zahlreiche Variablen umfasste, die zum Voiding in Bottom Termination Components beitragen können.

Ein Einschicht-Leiterplatten-Design wurde gewählt, damit andere Faktoren (z.B. Multilayer-Platine und Masseflächen) die Schlüsselfaktoren, die in dieser Studie behandelt werden, nicht beeinflussen. QFN-, QFP-, LCS- und DPAK-Komponenten (**Abb. 1**) mit verschiedenen Größen und Pin-Konfigurationen waren unter den Variablen, auf die in **Tabelle 1** näher eingegangen wird.

Es wurden 2 Arten von Leiterplatten generiert: eine mit einer chemisch Zinn (ImmSn)-Beschichtung und eine weitere mit einer chemisch Silber (ImmAg)-Beschichtung.



Abbildung 1. Bild des LP-Testvehikels (TV) und einige der Komponenten, die in diesem DOE verwendet wurden.

Tabelle 1. Komponentendetails

Typ	Pin	ID	Anz. der Komp. pro LP	Freigelegte Lötfläche (LxB, mm)
QFP	128	QFP 128	9	7 x 6,4
QFP	64	QFP 64	9	5 x 5
QFN	32	QFN 32	18	3,6 x 3,6
LCS	20	LCS 20	18	2,1 x 2,1
LCS	48	LCS 48	18	5,4 x 5,4
DPAK	2	DPAK 2	6	8,5 x 7,55
DPAK	5	DPAK 5	6	8,5 x 7,55
DPAK	2	DPAK 2 Sm	6	6,4 x 5,8

QFP	128	QFP 128	9	7 x 6,4
QFP	64	QFP 64	9	5 x 5
QFN	32	QFN 32	18	3,6 x 3,6
LCS	20	LCS 20	18	2,1 x 2,1
LCS	48	LCS 48	18	5,4 x 5,4
DPAK	2	DPAK 2	6	8,5 x 7,55
DPAK	5	DPAK 5	6	8,5 x 7,55
DPAK	2	DPAK 2 Sm	6	6,4 x 5,8

Die Testplatine zeigte diverse Durchkontaktierungsarten, einschließlich Designs mit und ohne Durchbohrungen unter den QFN-, QFP- und LCS-Komponenten. Die Durchkontaktierung hatte einen Durchmesser von 0,3 mm mit einem Widerstand von 0,5 mm auf der Ober- und Unterseite. Die Sacklochbohrung wies die gleiche Bohrung mit 0,3 mm Durchmesser und der gleichen Tiefe von 0,4 mm auf, mit einem Widerstand von 0,7 mm auf der Ober- und Unterseite. Durchgänge wurden in einem Muster konfiguriert, wie in **Abb. 2** unten gezeigt.

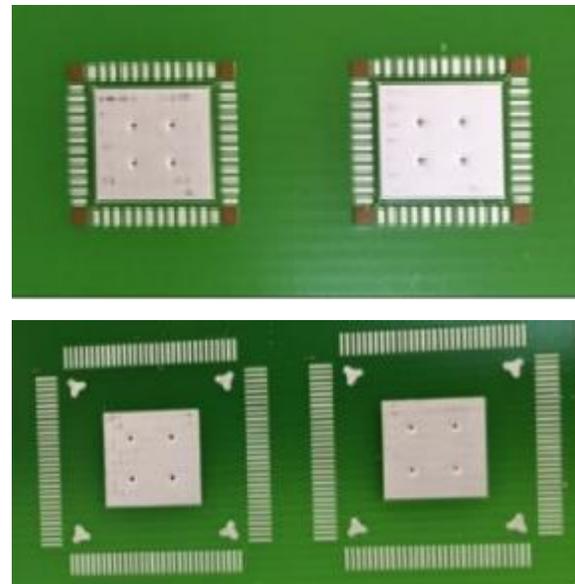


Abbildung 2. Via-Design und Konfiguration am Testvehikel (TV)

Die Untersuchung befasste sich auch mit dem Reflow-Profil und der Reflow-Atmosphäre. Für diese Studie wurde eine low-voiding SAC305 Lotpaste der Korngröße 4 verwendet, wobei die Solidus-Temperatur 217°C betrug. Thermolemente wurden an strategischen Stellen, QFN32, QFN64 und TO263, auf der Leiterplatte platziert. Bewährte Straight Ramp- und High Soak Reflow-Profile wurden untersucht, wie in Abbildung 3 und 4 gezeigt. Das Straight Ramp-Profil stieg mit einer Rate von 1°C/s bis zur Liquidus-Temperatur von 200°C. Die Haltezeit über Liquidus (TAL) betrug 65 Sekunden, wobei eine

Spitzentemperatur von 240°C auf der Leiterplatte erreicht wurde. Das High Soak Reflow-Profil erzielte eine Temperatur von 150°C mit einer Anstiegsrate von 1 °C/s, bevor es auf eine Rate von 0,5°C/s bis zur Temperatur von 200°C verlangsamte, um dem Flussmittel mehr Zeit zu geben, die Oberflächen zu aktivieren.

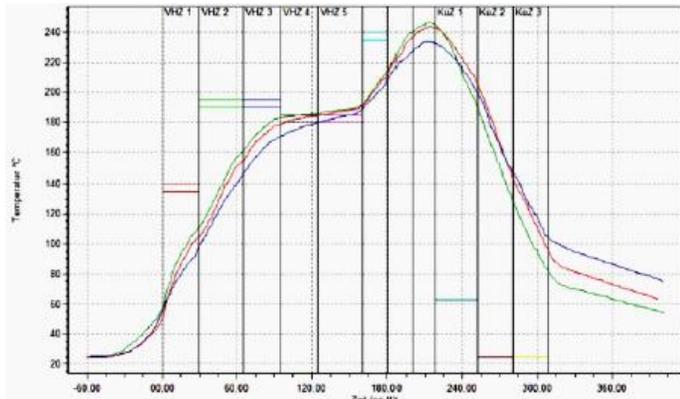


Abbildung 3. Straight Ramp Reflow-Profil

Im High-Soak-Profil lag die Haltezeit des Testvehikel über Liquidus (Schmelzpunkt 220°C) bei 50 Sekunden mit einer Spitzentemperatur von 240°C gemessen auf der Leiterplatte. Schließlich wurden in dieser Untersuchung sowohl die Luft- als auch die Stickstoff-Reflow-Atmosphäre untersucht, um den Effekt des Voidings (Porenbildung) unter Bottom Termination Components weiter zu verstehen.

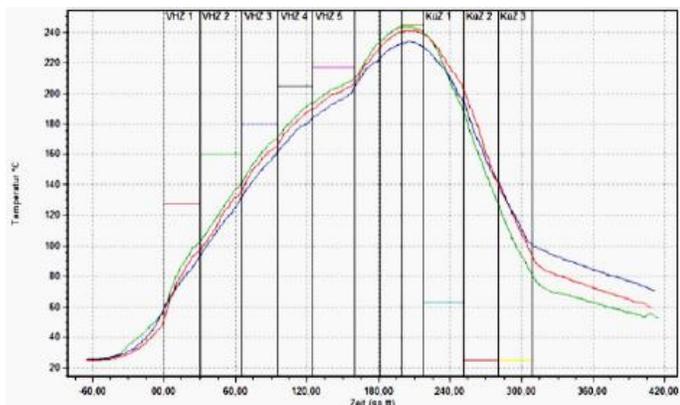


Abbildung 4. High Soak Reflow-Profil

Der Fokus der Untersuchung lag auf der Verwendung von mikroflussmittel-beschichteten Lotformteilen, um das Lotvolumen im Vergleich zum Flussmittelanteil zu erhöhen und das Voiding (Porenbildung) zu reduzieren. Die Verwendung eines SAC305 mikroflussmittel-beschichteten Lot-Preforms in Verbindung mit Lotpaste wurde für jede der Konfigurationen, die unten in **Tabelle 2** zusammengefasst sind, mit einer reinen Lotpastenanwendung (SOLDER PASTE ONLY) verglichen. Jeweils vier Leiterplatten pro Test je Durchlauf wurden verarbeitet, um statistisch brauchbare Daten sicherzustellen.

Tabelle 2. Konfigurationsdetails für Baugruppen

ID	LP-Metallisierung	Reflow-Profil	Atmosphäre
1	ImmSn	High Soak	Luft
2		High Soak	Stickstoff
3		St. Ramp	Luft
4		St. Ramp	Stickstoff
5	ImmAg	High Soak	Luft
6		High Soak	Stickstoff
7		St. Ramp	Luft
8		St. Ramp	Stickstoff

Es wurden nahezu 4000 Datenpunkte erzeugt, wobei 90 Komponenten auf jedem Testvehikel und vier Wiederholungen jeder Konfiguration kombiniert wurden. Die reinen Lotpastenmuster (SOLDER PASTE ONLY) wurden in einer Konfiguration gedruckt, die üblicherweise in der Industrie zur Void-Reduktion verwendet wird und in **Abbildung 5** gezeigt wird.

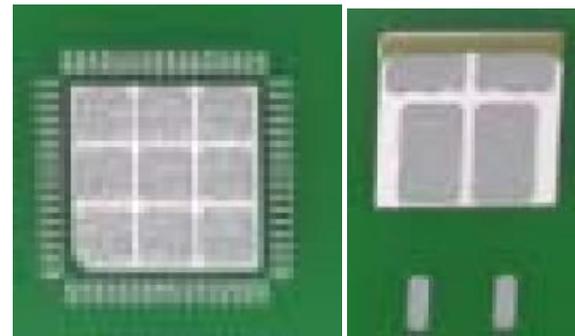


Abbildung 5. Lotpasten-Druckkonfiguration (Beispiele für Druckbilder von QFP- und DPAK-Komponenten, die in Benchmark-Proben verwendet werden)

Das Design des Lot-Preforms, das einen engen Kontakt mit dem Wärmeleitpad der Komponente ermöglicht und das Lotvolumen erhöht, spielte eine bedeutende Rolle bei den in dieser Untersuchung präsentierten Ergebnissen. **Abbildung 6** zeigt ein Beispiel für die Verwendung einer reinen Lotpasten-anwendung (SOLDER PASTE ONLY) mit dem typischen Druckbild für einen QFP, bei dem mechanische Stapelprobleme der Komponente und die Reflow-Eigenschaften der Lotpaste es schwierig machen ein gutes Lotvolumen und geringes Voiding trotz Einsatz einer Stufenschablone zu erzielen.

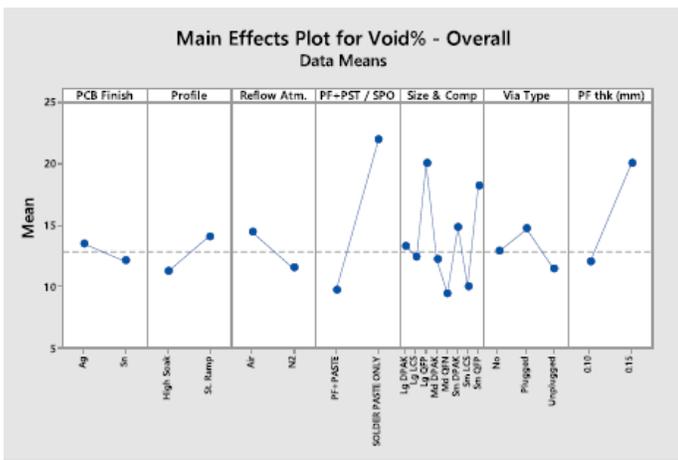


Abbildung 6. Lotpasten Druckdesign für QFN

Die Versuche wurden bei Rohde & Schwarz mit einem vollautomatischen Inline-System durchgeführt. Die Verwendung einer solch erstklassigen Anlage trug dazu bei, die Prozesskontrolle zu behalten und eine konsistente Wiederholgenauigkeit unter den Testaufbauten sicherzustellen. Ein EKRA X5-Drucker wurde verwendet, um 5 Mil. große Lotpastenflächen sowohl für die reinen Lotpasten (SOLDER PASTE ONLY) Muster, als auch für die Kombination von Lotpaste mit Lot-Preform zu drucken. Unter Verwendung einer 5 Mil. Schablone wurde die Lotpaste in einem 65° Rakel Winkel mit einer Druckgeschwindigkeit von 30 mm/s und 80 N Druck aufgetragen. Komponenten und Lot-Preforms wurden aus Tape & Reel mit 2N Kraft und einem Siemens Siplace X2 mit Doppelkopf bestückt. Vor dem Aufschmelzen in einem Quattro Peak L Plus Reflow-Ofen, mit den in **Abbildung 3 und 4** definierten Reflow-Profilen, wurden die Leiterplatten auf korrekte Bestückung untersucht. Schließlich wurde jede Komponente nach dem Reflow einer Röntgen-Analyse unterzogen, um den größten einzelnen Void-Durchmesser und den gesamten Void-Anteil unter der Wärmeleitfläche zu erfassen.

Ergebnisse und Diskussion

Die Void-Daten wurden mit Minitab und Excel analysiert. Die Haupteffekte % Void - Gesamtdarstellung in **Abbildung 7**. zeigt Folgendes:

- Der niedrigste Void-Anteil wurde mit einem High Soak-Reflow-Profil in einer Stickstoff-Atmosphäre unter Verwendung von chemisch Sn beschichteten Leiterplatten mit Durchkontaktierungen und mikroflussmittel beschichteten Lot-Preforms in Kombination mit Lotpaste erreicht.
- QFP- und DPAK-Packages produzierten insgesamt den höchsten Prozentwert an Voids (Poren), während LCS- und QFN-Packages den geringsten Wert aufwiesen.

- Durchkontaktierungen und Sacklöcher erzeugten insgesamt die geringste Anzahl an Voids. Vias wurden nicht unter den DPAK-Komponenten verwendet, daher können die Mittelwerte etwas verzerrt sein.
- Die Kombination von Lotpaste und Preform (PF+Paste) hatte den größten Einfluss auf die gesamte Void-Bildung.
- Zwei Preformdicken wurden basierend darauf ausgewählt, ob die Komponenten verbleite oder bleifreie Packages waren. Komponenten (DPAK und QFP), bei denen 0,15 mm dicke Lot-Preforms verwendet wurden, neigten dazu, mehr Voids zu bilden als Komponenten bei denen 0,10 mm starke Preform eingesetzt wurden.

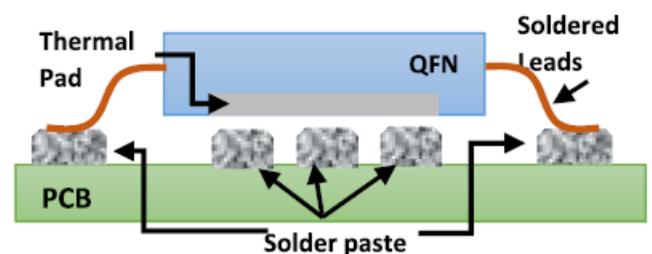


Abbildung 7. Die Haupteffekte Void % - Gesamt Darstellung

Den Rest der Analyse bestimmen die Faktoren, die den prozentualen Anteil der Voids beeinflussen, während die Lotpastenkonfiguration als Basis der Analyse verwendet wird. Das Diagramm der Haupteffekte für eine Konfiguration einer reinen Lotpastenanwendung (SOLDER PASTE ONLY) ist in **Abbildung 8** dargestellt. Der durchschnittliche Prozentanteil der Voids der beitragenden Faktoren führte zu einem prozentualen Anteil von 22 %. Die Reflow-Atmosphäre hatte einen sehr geringen Einfluss auf die Voiding-Ergebnisse. Das High-Soak-Profil in Kombination mit chemisch Sn beschichteten Leiterplatten mit Pad-Durchkontaktierungen, führte geringfügig zu geringerem Voiding, während Pads mit Sacklöchern die problematischsten der drei waren. QFP-Packages bildeten die meisten Voids (Poren).

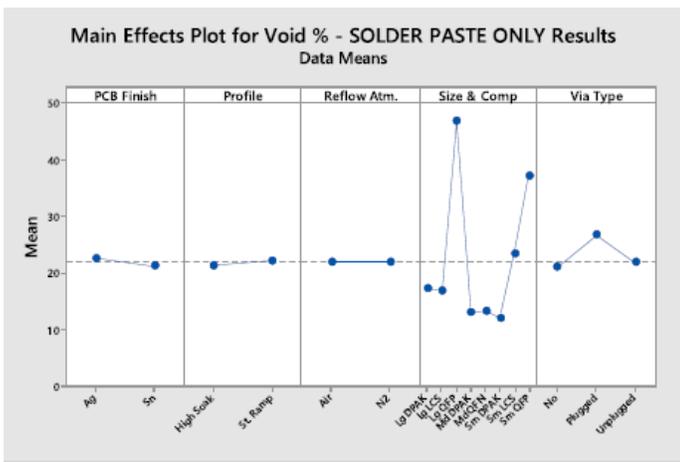


Abbildung 8. Haupteffekte der SOLDER PASTE ONLY Konfiguration

Die Haupteffekte für die Kombination LOT-PREFORM und LOTPASTE (PF+Paste) sind in **Abbildung 9** dargestellt. Bei einem Durchschnitt von 9 % fiel die durchschnittliche Void-%-Grenze unter die der SPO-Konfiguration (SOLDER PASTE ONLY). In der PF+Paste-Konfiguration trug am meisten die Reflow-Atmosphäre zum Voiding bei.

Eine ähnliche Studie wurde 2012 durchgeführt, um die Auswirkungen von mit mikroflussmittel-beschichteten Lot-Preforms und die Bildung von Voiding (Porenbildung) unter BTS zu verstehen. Seitdem gab es Fortschritte in der Flussmittel-Entwicklung und das Void-Verhalten wurde signifikant verbessert. Eines der Ergebnisse aus der vorherigen Voiding-Studie (3) besagt, dass ein höheres Volumenverhältnis von Preform-zu-Paste auf dem Pad zu einer geringeren Porenbildung unter Stickstoff beitrug. Da die mikroflussmittel-beschichteten Preforms den Großteil des Lotvolumens auf der Lötfläche ausmachen, wird weniger Lotpaste benötigt, was zu weniger ausgasen von flüchtigen Substanzen führt. In dieser Studie hatten Low-Voiding-Preforms an Luft gelötet den Ergebnissen der Lötung unter Stickstoff zu entsprechen. Die natürliche Oxidation, die an Luft stattfindet, stellt weiterhin die relativ niedrigen Ergebnisse für das Voiding in Frage.

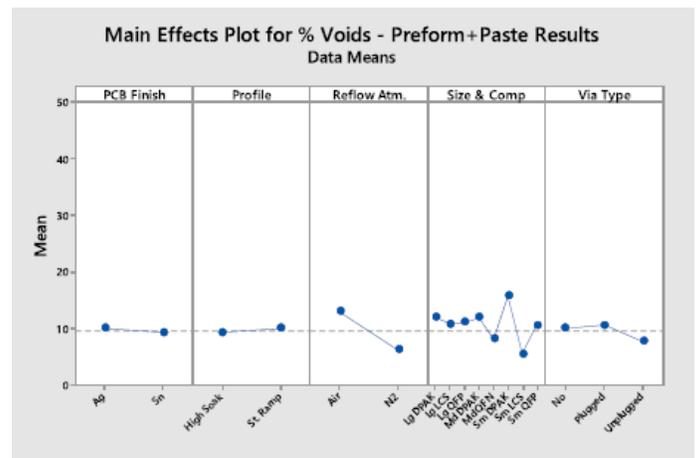


Abbildung 9. Haupteffekte der Lot-Preform und Lotpasten (PF+Paste) Konfiguration

Ein Boxplot aller Void-Ergebnisse als Funktion der Konfigurationen LOT-PREFORM und LOTPASTE und SOLDER PASTE ONLY wird in **Abbildung 10** gezeigt.

Es zeigte sich, dass alle Packages signifikant niedrigeres Voiding aufwiesen, wenn in einer Stickstoffatmosphäre unter Verwendung der PF+Paste-Konfiguration aufgeschmolzen wurde. Sogar in Luft zeigte die PF+Paste-Konfiguration ein insgesamt besseres Voiding als die SPO-Konfigurationen. (SOLDER PASTE ONLY)

Als nächstes werden wir den Einfluss der Schlüsselfaktoren für das Voiding von der Komponentenseite untersuchen.

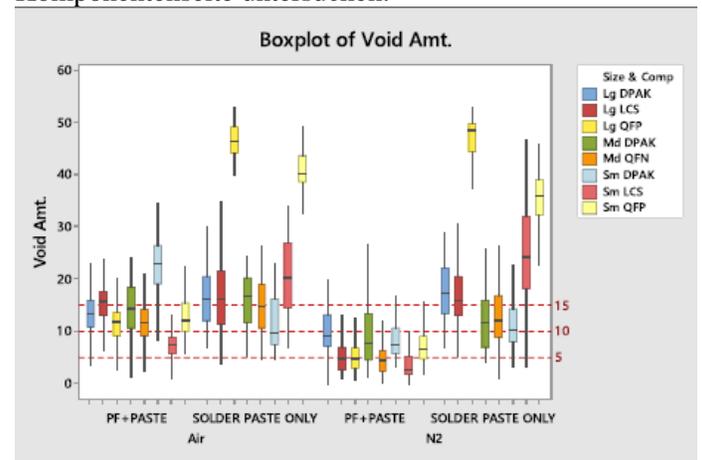
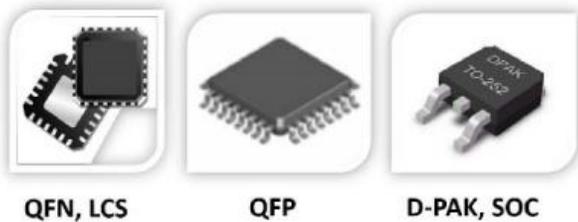


Abbildung 10. Alle Void-Ergebnisse als Funktion der Konfigurationen Lot-Preform und Lotpaste (PF+Paste), sowie SOLDER PASTE ONLY.



QFP Packages Ergebnisse (mit keinen, mittleren und großen Lötflächen)

Die Void-Ergebnisse der QFP-Packages werden in **Abbildung 11** gezeigt. Es wurde ein dickeres Lot-Preform (0,15 mm) verwendet, um den zusätzlichen Abstand der Gull-Wing-Anschlüsse zu kompensieren. Die Problematik in diesem Bereich mit QFP-Komponenten ist die Erzeugung eines ausreichenden Lotvolumens unter dem Wärmeleitpad, um eine zuverlässige Lötverbindung herzustellen. Der Mangel an Lotvolumen ist einer der Hauptgründe für höheres Voiding an QFPs. In vielen Fällen wird eine Stufenschablone verwendet, um mehr Lotvolumen zu erzeugen. Das erzeugt aber wiederum mehr Ausgasung aufgrund einer erhöhten Flussmittelmenge. Lot-Preforms sind eine natürliche Möglichkeit, das Lotvolumen zu erhöhen, ohne den Flussmittelanteil signifikant zu erhöhen.

Bei diesen Proben unterschied sich der Bereich des Lötanschlusses der Leiterplatte zu den Bauteil-Lötflächen signifikant zwischen den zwei Komponenten. Die LG QFP Lötflächengröße war ~ 1:1 bezogen auf die Lötfläche der Komponenten. Die SM QFP Lötfläche war doppelt so groß wie die Komponentelötanschlüsse. Dieser Faktor trug nicht wesentlich zu den Ergebnissen bei.

Die PF+Paste-Konfiguration reduzierte beim Reflow in einer Stickstoffatmosphäre das Voiding signifikant zwischen 5% und 10%. Während die Konfiguration beim Reflow an Luft nicht so gut funktionierte, zeigten die Gesamtergebnisse, dass eine LOT-PREFORM und LOTPASTEN-Konfiguration signifikant weniger Voiding aufwies als eine reine Lotpastenanwendung (SOLDER PASTE ONLY).

Ein High-Soak-Profil trug positiv zu den Ergebnissen bei. Bei einem High-Soak-Profil hat das Flussmittel des Lot-Preforms mehr Zeit, um mit der Lötfläche der Komponente in Wechselwirkung zu treten, wodurch eine bessere Benetzungsoberfläche erzeugt wird, statt eines Straight Ramp-Profiles mit einem schnell ansteigenden Gradienten.

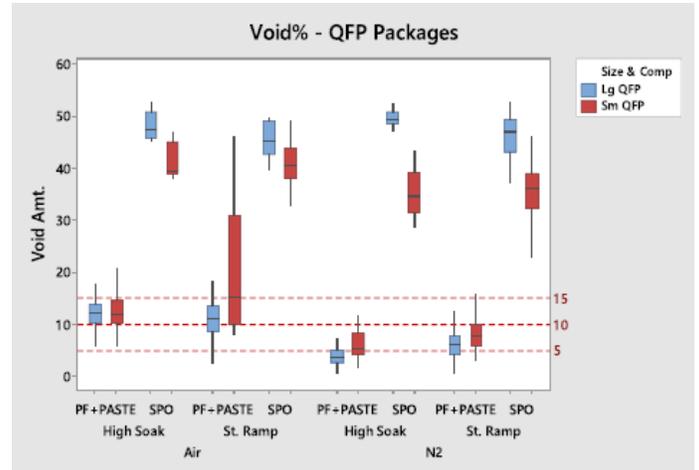
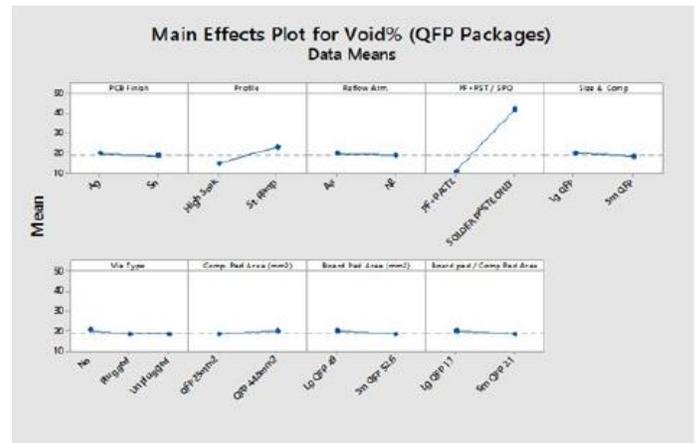


Abbildung 11. Die gesamten Void-Ergebnisse der QFP-Packages

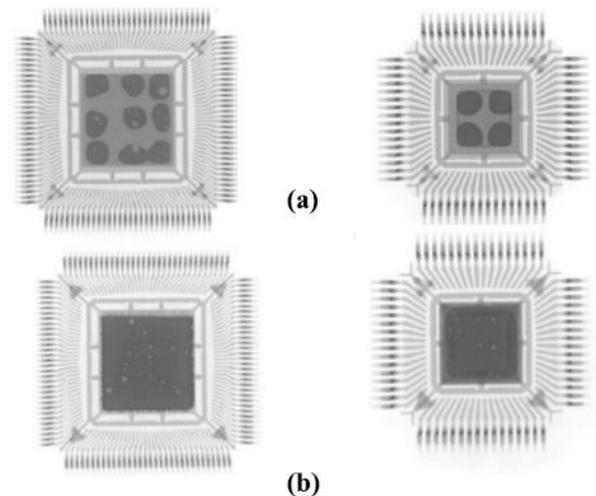
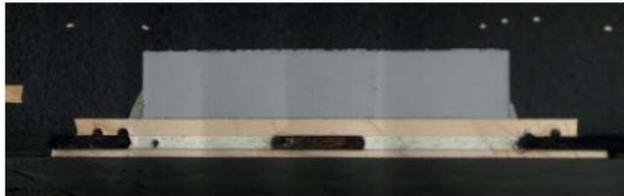


Abbildung 12. Röntgenbilder von QFP-Komponenten, die unterschiedliche Lötflächenabdeckungen mit (a) SOLDER PASTE ONLY und (b) mit der Kombination aus LOT-PREFORM und LOTPASTE zeigen.

Einer der Hauptverantwortlichen für die Verringerung des Voiding (Porenbildung) unter QFPs war die Erhöhung des Lotvolumens (**Abbildung 12**). In der PF+Paste-Konfiguration erzeugte eine Erhöhung des Metallvolumens durch ein Lot-Preform ein ausreichendes Volumen an Lot, um gut geformte Menisken und eine gute Lötflächen-Abdeckung zu erzeugen (**Abbildung 13**).

Die Verwendung eines High-Soak-Profil trug positiv zu den Ergebnissen bei. Bei einem High-Soak-Profil hat das Flussmittel des Lot-Preforms mehr Zeit, um mit der Lötfläche des Bauteils zu interagieren, wodurch eine bessere Benetzung erzeugt wird, statt der Verwendung eines Straight Ramp-Profiles mit einem schnell ansteigenden Gradienten.



(a)



(b)

Abbildung 13. Schliffbilder von QFP-Bauteilen, die einen Unterschied in der gebildeten Kehlneht und der Lötflächenabdeckung zeigen, (a) SOLDER PASTE ONLY und (b) mit der Kombination aus LOT-PREFORM und LOTPASTE

QFN und LCS-Packages Ergebnisse (mit keinen, mittleren und großen Lötflächen)

QFN und LCS-Packages sind sehr ähnlich in Bezug auf den thermischen Wärmeleitweg. Sie sind definitionsgemäß Bodenabschlußkomponenten, indem sowohl ihre thermische Auflagefläche als auch ihre Signalleitungen unter dem Körper der Komponente enden. **Abbildung 14** fasst die Ergebnisse dieser Bauteile zusammen. Eine Kombination aus PF+Paste und einem High Soak-Profil in einer Stickstoffatmosphäre bietet exzellente Voiding-Ergebnisse bis zu unter 5%. Die PF+Paste-Konfiguration hatte den größten Einfluss auf das gesamte Voiding (Porenbildung). Ein High Soak-Profil trug positiv zu den Void-Ergebnissen bei, unabhängig von Luft- oder Stickstoffatmosphäre. Sacklochbohrungen trugen zu

einem höheren Void-Ergebnis bei, was mit allen bisherigen Ergebnissen übereinstimmt.

Ähnlich wie bei den QFP-Packages war bei der Röntgenanalyse zu erkennen, dass Baugruppen, gelötet mit der PF+Paste-Konfiguration, eine größere Konsistenz beim Voiding und der Lötflächenabdeckung von einer Komponente zur anderen aufwiesen. Die Void-Verteilung war für die PF+Paste-Konfigurationen im Vergleich zur SOLDER PASTE ONLY-Konfiguration viel enger. Diese Unterschiede sind klar in **Abbildung 15 und 16** zu erkennen.

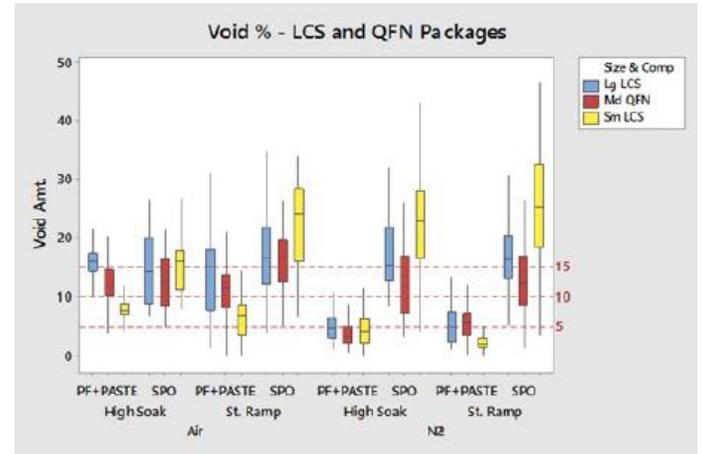
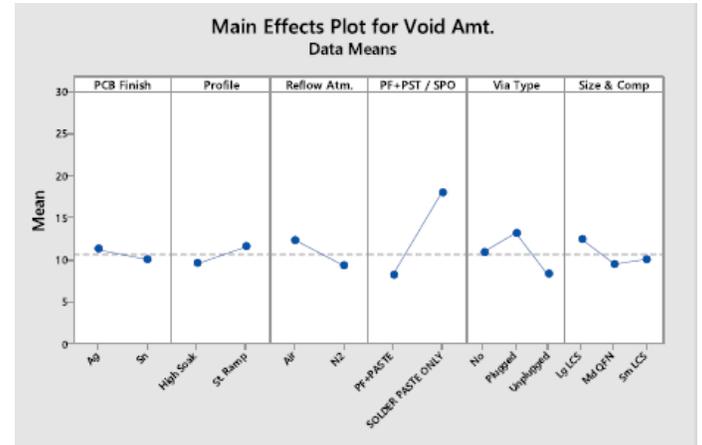


Abbildung 14. Die gesamten Void-Ergebnisse der QFN und LCS-Packages

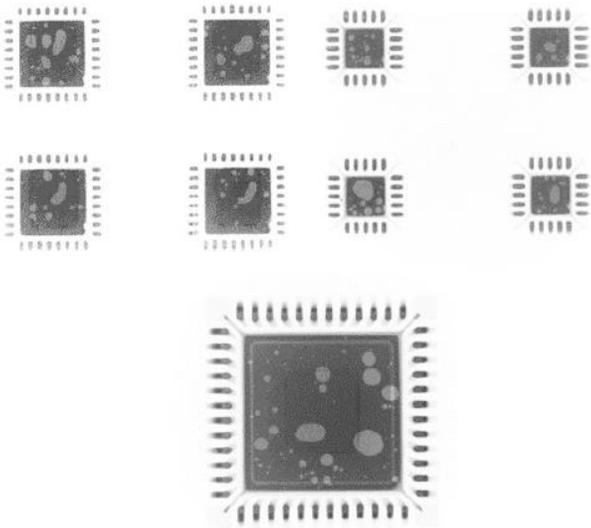


Abbildung 15. Röntgenbilder der QFN und LCS-Baugruppen, die mit einer reinen Lotpastenanwendung (SOLDER PASTE ONLY) gelötet wurden zeigen Unterschiede im Grad der Porenbildung (Voiding) von einer Komponente zur anderen.

Einige der Baugruppen wurden metallografisch für die mikrostrukturelle Bewertung vorbereitet. Die Grenzflächenreaktion zwischen der Wärmeleitfläche und dem Lötmedium sowie dem Lötmedium und des Leiterplattenlötanschlusses wurde untersucht. Eine einheitliche und kontinuierliche IMC-Schicht (Inter Metallica Compound/Intermetallische Verbindung) wurde an allen Grenzflächen gebildet. Akzeptable Lötverbindungen wurden unter Verwendung beider Konfigurationen (SOLDER PASTE ONLY und PF+Paste) hergestellt. REM-Bilder der im Querschnitt angeordneten Baugruppen einer reinen Lotpastenanwendung (SOLDER PASTE ONLY) **Abbildung 16** und einer PF+Paste-Konfiguration (**Abbildung 17**) zeigen gut ausgebildete IMC-Schichten (intermetallische Verbindung).

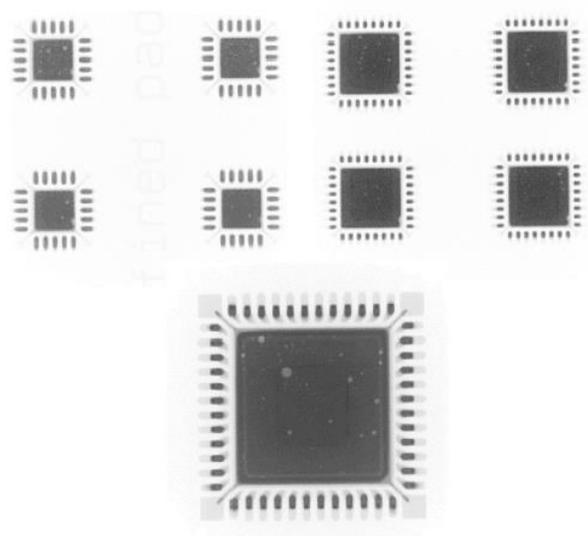


Abbildung 16. Röntgenbilder von QFN und LCS-Komponenten, die mit der LOT-PREFORM und LOTPASTEN-Konfiguration gelötet wurden, zeigen Unterschiede im Grad der Porenbildung (Voiding) von einer Komponente zur anderen.

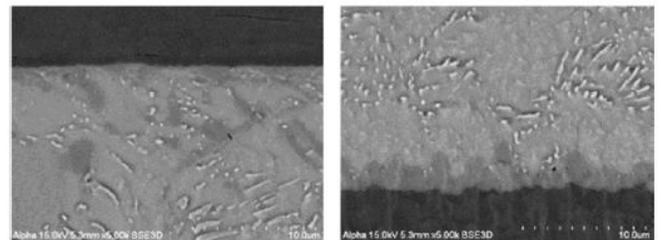


Abbildung 16. REM-Aufnahmen von Grenzflächen von Baugruppen gelötet mit einer reinen Lotpastenanwendung (SOLDER PASTE ONLY)

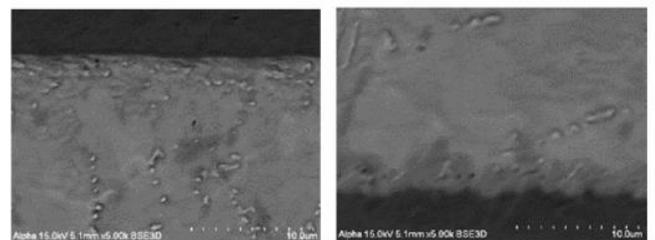


Abbildung 17. REM-Aufnahmen von Grenzflächen von Baugruppen gelötet mit der PF+Paste-Konfiguration

DPAK Packages Ergebnisse (mit kleinen, mittleren und großen Lötflächen)

Die Ergebnisse der DPAK-Packages-Versuche werden in **Abbildung 18** gezeigt. Das durchschnittliche Voiding (Porenbildung) aller Daten lag bei 14%.

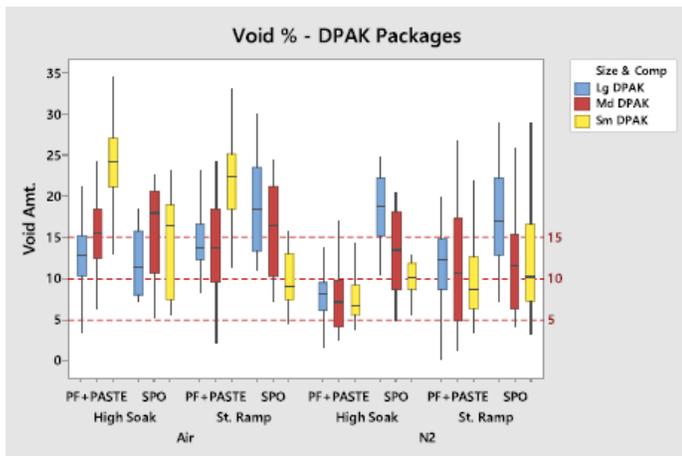
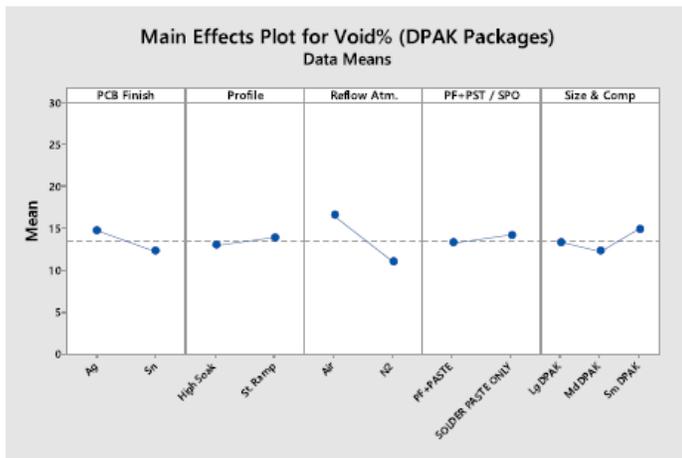


Abbildung 18. Die gesamten Void-Ergebnisse des DPAK-Package

Die PF+Paste-Konfiguration mit einem High-Soak-Profil gelötet unter Stickstoff, produzierte beeindruckend geringe Voiding-Ergebnisse, die bei allen 3 Packages im Durchschnitt zwischen 5% und 10% lag (**Abbildung 19**). PF+Paste, die unter Stickstoff gelötet wurde, zeigte im Vergleich zu den Ergebnissen der Luftatmosphäre insgesamt niedrigere, konsistentere Voiding Ergebnisse.

Zusammenfassung und Schlussfolgerung

Die vorgestellte Arbeit demonstriert den Fortschritt der Montage von Bottom Termination Components (BTC) durch die Verwendung von Lot-Preforms, low-voiding mikroflusssmittel-beschichteten Lot-Preforms, und optimierten Verarbeitungsparametern.

Eine signifikante Verringerung der Porenbildung wurde erreicht, indem das Preformdesign und die Flussmittelmenge sorgfältig gehandhabt wurden, um optimale Lötbedingungen zu erzielen. Eine konsistente Porenbildung (Voiding) unter 10 % kann für verschiedenste Komponentengrößen erreicht werden. Die Verwendung von Lot-Formteilen in Verbindung mit einer

Mikroflux-Beschichtungstechnologie gewährleistet eine geringe Porenbildung (Voiding) sowohl an Luft- als auch in einer Stickstoff-Reflow-Umgebung. Der Prozess erzeugt geringe Rückstände und gewährleistet eine hohe elektrochemische Zuverlässigkeit. In der Industrie gebräuchliche Leiterplattenmetallisierungen wie chem. Sn oder chem. Ag sind in der Lage, zuverlässige Lötverbindungen herzustellen. Das Via-Design ist ein wichtiger Faktor bei der BTC-Montage und wird in weiteren Mitteilungen besprochen werden. Erkenntnisse aus kritischen Faktoren werden in zukünftigen Kommunikationen diskutiert werden.

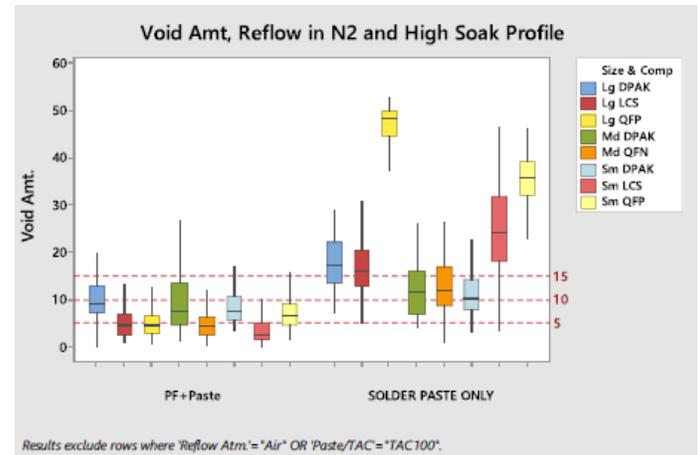


Abbildung 20. Alle Void-Ergebnisse, die LOT-PREFORM und LOTPASTE, sowie SOLDER PASTE ONLY-Konfigurationen vergleichen.

Würdigung

Die Autoren möchten Osman Balkan und Herbert Miller für die Entwicklung und Konstruktion des Testvehikels sowie Kevin Smith für wertvolle Beiträge zum DOE-Design danken. Alan Plant, Frank Andres, Karen Tellefsen und Westin Bent für die Prozessentwicklung. Daniele Perico für die Unterstützung während des DOE-Designs. Steven Prokopiak und Bogdan Bankiewicz für die Materialentwicklung und Herstellung.

Verweise

- 1) Association Connecting Industries. "IPC-7093 – Design und Montage der Prozessimplementierung für Bottom Termination Components." IPC-7093 (2011): n.S. Druck.
- 2) Ghaffarian/Nasa, Reza. "Body of Knowledge (BOK) for Leadless Quad Flat No-Lead/Bottom Termination Components (QFN/BTC) Package Trends and Reliability". Jet Propulsion Lab – California Institute of Technology (10/2014): 14-15 Druck

- 3) Tormey/Sidone/Bent/Tellefsen/Koep/Raut, 2012.
“The Effects of Preforms in Paste on Voiding
Under Bottom Terminate Components.” SMTAI,
Orlando, FL. 17. Okt. 17 ALPHA Assembly
Solutions

Proceedings of SMTA International, 17.-21. Sep. 2017,
Rosemont, IL, USA